

Table of Contents - Contenido

Architectures – Arquitecturas

Retiming for Quick Performance Improvement of a Pipelined IDEA FPGA Design	1
<i>Oswaldo Cadenas</i>	
A Compact and Efficient FPGA Implementation of the DES Algorithm	11
<i>Nazar A. Saqib, Francisco Rodriguez-Henriquez Arturo Diaz-Perez</i>	
Arithmetic Coding Hardware Acceleration in a SOPC Platform for Advanced Video Compression	19
<i>J. L. Núñez, V. A. Chouliaras</i>	
On the Design and Implementation of an FPGA-Based Lossless Data Compressor.....	29
<i>Miguel Morales-Sandoval, Claudia Feregrino-Uribe</i>	
Diseño de un Decodificador de Viterbi en Arquitecturas FPGA	39
<i>Roberto Ramírez Marín, Romeo López Soto, Luis Fernando González Pérez, Andrés David García García, Javier Eduardo González Villaruel</i>	
Implementación Material de un Turbo Codificador para Comunicaciones Móviles a Base de FPGAs	49
<i>Roberto Ramírez Marín, Andrés David García García, Luis Fernando González Pérez, Javier Eduardo González Villaruel</i>	
Arquitectura Hardware para la Detección Subpixel de Bordes en Tiempo Real	59
<i>David Tenorio Pérez, Miguel Arias Estrada</i>	
Arquitectura Hardware para Creación de Mosaicos de Video en Tiempo Real	69
<i>Mónica W. Cruz-Ramírez, Miguel O. Arias-Estrada</i>	
Implementación en un FPGA del Modelo de Compresión de Datos PPMC	79
<i>Virgilio Zúñiga-Grajeda, Claudia Feregrino-Uribe</i>	

Implementación Material del Estándar de Encriptación Avanzado "AES" a Base de Circuitos FPGA	86
<i>Alberto Vázquez Moo, Roberto Gómez Cárdenas, Andrés David García García, Luis Fernando González Pérez</i>	
Implementación de un Módulo SHA-1 para una Plataforma Reconfigurable Criptográfica en FPGA a 1 Gbps	96
<i>Ignacio Algreto-Badillo, René Armando Cumplido-Parra, Claudia Feregrino-Uribe</i>	
Desarrollo de un Módulo MD5 para un Sistema Criptográfico Reconfigurable en un FPGA	106
<i>Ignacio Algreto-Badillo, René Armando Cumplido-Parra, Claudia Feregrino-Uribe</i>	

Applications – Aplicaciones

Solving Fracture Mechanics Problems Using Reconfigurable Computing	116
<i>Yogesh Agarwal, Yogindra Abhyankar, Shailesh Ghotgalkar, M. S. Shah, A. P. Kumbhar, B. Dattaguru</i>	
FPGA Based Architecture for Radar's STC, FTC and Gain Modules	126
<i>Joaquín García, Gilberto Viveros, René Cumplido</i>	
Single Chip FPGA-Based Reconfigurable Instruments	133
<i>Guo-Ruey Tsai, Min-Chuan Lin, Guo-Shu Sun, Yo-Sum Lin</i>	
Real Time Architecture for Edge Detection from Standard Video Signal	141
<i>Valentin Obac Roda, Maximilian Luppe</i>	
Implementación de Filtros Digitales Tipo FIR Simétricos en un Chip FPGA	151
<i>Demian Rosas Ham, Víctor Gonzalo Rodríguez Tapia</i>	
Transformada Entera del Coseno en FPGA	161
<i>Arturo Méndez Patiño, Marcos A. Martínez Peiró, G. Payá, F. Ballester</i>	
Implementación FPGA del Problema del Agente Viajero Utilizando Celdas con Conectividad Ocho	171
<i>Juan M. Xicoténcatl, Miguel Arias-Estrada</i>	

Implementación de Redes Neuronales en FPGA's para la Clasificación De Reflectores Usando Transductores de Ultrasonidos	181
<i>Alberto Ochoa, Álvaro Hernández, Luciano Boquete, Jesús Ureña, Manuel Mazo, J. J. García, J. Antonio Jiménez</i>	
Modem Bandabase (Nivel Físico) Basado en el Estándar IEEE 802.11b	191
<i>J. J. Viñas, N. O. Díaz, H. Campanella</i>	
Implementación de un Algoritmo Adaptativo de Estereo Vision Densa Usando una Arquitectura Basada en FPGAs	201
<i>Madain Pérez Patricio, Francois Cabestaing, Olivier Colot</i>	
Visión Log-Polar Basada en una FPGA y el Bus PCI para Aplicaciones en Tiempo Real	210
<i>Julio C. Sosa, Roció Gómez, Fernando Pardo, José A. Boluda</i>	
Corrección Radial y Perspectiva de Video con FPGA's	220
<i>Liz Castillo-Jiménez, Miguel Arias-Estrada</i>	

Education – Educación

Bringing Reconfigurable Computing and Embedded Systems into the Computer Science Curriculum	228
<i>Guillermo Bohm, Carlos Ross</i>	
FPGA-Based Reconfigurable PC-Card Device for a Computer Interfacing Course	238
<i>Luis. R. Salgado-Garza, Roberto Jasso</i>	
Reconfigurable Computing System Initivatives at C-DAC	248
<i>Yogindra S. Abhyankar, Sajish .C, Shailesh Ghotgalkar, Yogesh Agarwal, Pallavi Kulkarni</i>	
Adaptación del Plan de Estudios de la Carrera de Electrónica y Automatización en la UTSJR, para la Incorporación de Herramientas VHDL y Lógica Programable	258
<i>Juan Manuel Ramos-Arreguín, René De Jesús Romero-Troncoso</i>	
VHDL: Una Herramienta Adecuada para el Aprendizaje de la Arquitectura de Computadoras	266
<i>Felipe Santiago-Espinosa</i>	

Un Proceso Efectivo de Enseñanza-Aprendizaje de VHDL para
Crear Dispositivos Electrónicos Innovadores276
Norma F. Roffe

Explotación de la Plataforma EDK para el Desarrollo de Sistemas
Empotrados Basados en Microblaze286
I. Bravo, R. Piñeiro, J.L. Lazaro

Tools – Herramientas

Generation of High-Speed Parameterized Floating-Point Units294
*Gerardo Leyva, Gabriel Caffarena, Carlos Carreras, Octavio
Nieto-Taladriz*

Memory Management to Support Multitasking on FPGA Based
Systems 301
Klaus Danne

URANUS: Una Herramienta para Prototipar Algoritmos de
Procesamiento de video311
*Víctor Rosales-Hernández , Marco Nuño-Maganda, Miguel
Arias-Estrada*

Una Metodología para la Implementación Hardware-Software
Del Algoritmo Criptográfico DES 320
*Arturo Díaz Pérez, Mizaél Sánchez Santiago, Francisco
Rodríguez-Henríquez*

Reconfiguration – Reconfiguración

Dynamic Hardware-Software Codesign of a Reconfigurable
Real-Time Operating System330
Marcelo Götz

A General Purpose Embedded System Utilizing Runtime
Reconfiguration340
Martin Ericson, Mikael Johansson

Library of Hardware/Software Components for Remote Secure
Configuration350
Moisés Pérez-Gutiérrez, Miguel Arias-Estrada

A Dynamically Reconfigurable System for Space-Efficient
Computation of the FFT 360
C.H Llanos, R. P. Jacobi, M. Ayala-Rincón, R. Hartenstein

Reconfiguración Dinámica Parcial de Diseños Modulares
Basados en FPGAs370
Gloria Castro Muñoz, César Torres Huitzil